

DATA INPUT CONTROL METHOD AND DATA PROCESSOR

Patent Number: JP5035379
Publication date: 1993-02-12
Inventor(s): TAKESUE JUNICHI; others: 02
Applicant(s): HITACHI LTD; others: 01
Requested Patent: ☐ JP5035379
Application Number: JP19910193209 19910801
Priority Number(s):
IPC Classification: G06F3/00; G06F3/02
EC Classification:
Equivalents:

Abstract

PURPOSE:To prevent the unexpected defect of fetching data by re-outputting the data whose output is previously interrupted, when a low power consumption mode is reset to a normal operating mode, and the data from a data inputting device can be inputted.

CONSTITUTION:This device is equipped with a D-type flip flop 6 being an output inhibiting means, and a buffer 7 which operates the wired OR of an output control signal (b) outputted by a keyboard controller 4, with an output inhibiting signal (e) outputted by the D-type flip flop 6. Then, when the keyboard controller 4 resets from the low power consumption mode to the normal operating mode by a data input start from a keyboard 2, a keyboard microcomputer 8 is allowed to re-output the initial data. Therefore, when the absence of the data output from the keyboard microcomputer 8 in a prescribed time is detected, or when the data are not outputted by the keyboard microcomputer 8 by a command through an interface signal (a) from a main CPU 3 or the like, the keyboard controller 4 can be in the low power consumption mode.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-35379

(43)公開日 平成5年(1993)2月12日

(51)Int.Cl.⁵

識別記号

庁内整理番号

FI

技術表示箇所

G 0 6 F 3/00

Q 8323-5B

3/02

3 9 0 Z 7313-5B

// G 0 6 F 1/32

7832-5B

G 0 6 F 1/ 00

3 3 2 Z

審査請求 未請求 請求項の数9(全 13 頁)

(21)出願番号

特願平3-193209

(22)出願日

平成3年(1991)8月1日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233136

株式会社日立画像情報システム

神奈川県横浜市戸塚区吉田町292番地

(72)発明者 武末 純一

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立画像情報システム内

(72)発明者 池上 泰生

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立画像情報システム内

(74)代理人 弁理士 富田 和子

最終頁に続く

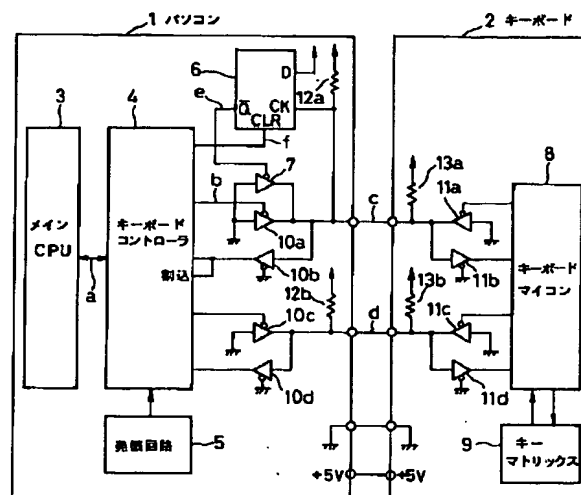
(54)【発明の名称】 データ入力制御方法およびデータ処理装置

(57)【要約】

【構成】低消費電力モードを有する入力コントローラを用いて、データ入力装置からのデータ入力を受けるデータ処理装置のデータ入力制御方法であって、予め定められた時間、データ入力がないとき、データ入力を許可する入力許可状態にして前記入力コントローラを低消費電力モードにし、その後、データ入力再開時に該データ入力により前記入力コントローラを低消費電力モードから通常動作モードに戻すとともに、再開後の最初のデータの転送完了前に少なくとも前記データ入力装置に認識される期間だけデータ入力を禁止し、その後、入力許可状態に戻すことにより、前記データ入力の禁止により転送中断されたデータを前記データ入力装置に再送させる。

【効果】低消費電力モードを有する入力コントローラを用いたデータ処理装置において、低消費電力モードから通常動作モードに復帰する際のデータの取りこぼしを有効に防止することができる。

第1の実施例のブロック図(図1)



(2)

特開平 5 - 3 5 3 7 9

1

2

【特許請求の範囲】

【請求項 1】低消費電力モードを有する入力コントローラを用いて、データ入力装置からのデータ入力を受けるデータ処理装置のデータ入力制御方法であって、
 予め定められた時間、データ入力がないとき、データ入力を許可する入力許可状態にして前記入力コントローラを低消費電力モードにし、
 その後、データ入力再開時に該データ入力により前記入力コントローラを低消費電力モードから通常動作モードに戻すとともに、再開後の最初のデータの転送完了前に少なくとも前記データ入力装置に認識されうる期間だけデータ入力を禁止し、
 その後、入力許可状態に戻すことにより、前記データ入力の禁止により転送中断されたデータを前記データ入力装置に再送させることを特徴とするデータ入力制御方法。

【請求項 2】前記データ入力装置から前記入力コントローラに接続される信号線を強制的に接地することにより前記データ入力禁止状態を実現することを特徴とする請求項 1 記載のデータ入力制御方法。

【請求項 3】前記データ入力装置は、前記入力コントローラへデータを転送中に前記データ入力禁止状態を検出してデータ転送を中断し、該禁止状態が解除されたとき当該データを自動的に再送する機能を有することを特徴とする請求項 1 または 2 記載のデータ入力制御方法。

【請求項 4】前記入力コントローラの低消費電力モードから通常動作モードへの復帰は、前記データ入力装置から受ける信号による前記入力コントローラへの割込みにより行なうことを特徴とする請求項 1 記載のデータ入力制御方法。

【請求項 5】データ入力装置からデータ入力を受けるデータ処理装置において、
 前記データ入力装置からシリアル転送されるデータを受け、予め定められた時間入力がないとき低消費電力モードに入る入力コントローラと、
 該入力コントローラが低消費電力モードに入った後、前記データ入力装置からの再入力開始時に、前記入力コントローラを低消費電力モードから通常動作モードに戻す復帰手段と、
 前記データ入力装置からの再入力開始時に、前記データ入力装置のシリアル転送を強制的に禁止する禁止手段と、
 該手段によるデータ転送の禁止から予め定められた時間経過後、当該禁止を解除する禁止解除手段と、
 を備えたことを特徴とするデータ処理装置。

【請求項 6】前記データ入力装置は、データのシリアル転送が禁止された場合、禁止が解除されたとき当該データを再送する機能を有することを特徴とする請求項 5 記載のデータ処理装置。

【請求項 7】前記禁止手段は、前記データ入力装置から

前記入力コントローラへ接続される信号線を強制的に接地することにより、データ転送を禁止することを特徴とする請求項 5 記載のデータ処理装置。

【請求項 8】前記禁止手段は、前記データ入力装置から前記入力コントローラへの信号線の信号変化により出力値が変化するフリップフロップと、該フリップフロップの出力により当該信号線を接地する手段とからなり、前記禁止解除手段は、前記入力コントローラが前記フリップフロップをリセットすることにより実現することを特徴とする請求項 7 記載のデータ処理装置。

【請求項 9】前記データ入力装置が再入力開始時に 1 データを転送完了する前に前記入力コントローラが通常動作モードに復帰して予め定めた期間だけ制御信号を出力し、該制御信号に応じて前記データ入力装置から前記入力コントローラへの信号線を当該期間強制的に接地することにより、前記禁止手段および禁止解除手段を実現することを特徴とする請求項 7 記載のデータ処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、データ処理装置の低消費電力化に関し、特に、キーボードまたはマウス等からのデータ入力を行う、バッテリー駆動のパーソナルコンピュータまたはワードプロセッサ等のデータ処理装置に好適な低消費電力化に関する。

【0002】

【従来の技術】従来のデータ処理装置の一例として、データ入力装置であるキーボードのデータ入力を受けるパーソナルコンピュータ（以下、パソコンという）が挙げられる。以下、AX 協議会発行、AX テクニカルリファレンスガイド 1989（1989 年 7 月）第 345 頁から第 366 頁に記載のパソコンについて、図 2 のブロック図を用いて説明する。

【0003】同図において、14 は従来のパソコン、2 はキーボード、3 はパソコン 1 の主演算部（以下、メイン CPU という）、4 はマイクロプロセッサユニット（MPU）を用いたキーボードコントローラ、5 はキーボードコントローラ 4 の動作クロックの発振回路、8 は MPU を用いたキーボードマイコン、9 はキーマトリックス、10 a ～ 10 d および 11 a ～ 11 d はキーボードコントローラ 4 とキーボードマイコン 8 との間で半 2 重双方向通信を行うためのバッファ、12 a、12 b、13 a および 13 b はプルアップ抵抗である。

【0004】キーボードマイコン 8 は、10 ms から 20 ms 程度の周期でキーマトリックス 9 のチェックを行い、キー入力に対応したデータをキーボードコントローラ 4 に出力する。キーボードコントローラ 4 は、このデータを受け、インタフェース信号 a を介してメイン CPU 3 に転送する。

【0005】また、キーボードコントローラ 4 は、出力制御信号 b を“L”レベルにすることによりバッファ 1

(3)

特開平5-35379

3

4

0 aを介して強制的にクロック cを“L”レベルにすることができる。これにより、キーボードマイコン8に対して、データ出力を禁止できるようになっている。

【0006】図3に、キーボードマイコン8からキーボードコントローラ4へのデータの出力タイミングを示す。キーボードマイコン8は、クロック cおよびデータ dが“H”レベルのときデータ出力が許可されていると判断し、約70 μ s 周期のクロックとともに、下位ビットよりデータを出力する。キーボードコントローラ4は、クロック cの立ち下がりを検出してデータ dをチェックすることにより、このデータを取り込む。また、図4に示すように、キーボードマイコン8がデータを出力中、キーボードコントローラ4が出力制御信号 bを“L”レベルにし、バッファ10 aを介してクロック bを“L”レベルにすることにより、キーボードマイコン8に対してデータ出力を禁止した場合、キーボードマイコン8はこのデータ出力禁止時間が約100 μ s を経過すると、このデータ出力禁止を認識してデータの出力を中止する。こののち、クロック cおよびデータ dが“H”レベルに戻りデータ出力が許可されると、キーボードマイコン8はこの出力を中止したデータをその先頭ビットから再出力するようになっている。

【0007】

【課題を解決しようとする課題】従来の装置は、キーボードコントローラ4を含むパソコン1の低消費電力化という点については配慮されていなかった。

【0008】一般に、MPUにはそのクロックの発振回路を停止すること、または、発振回路からのクロックをMPU内部のANDゲート（図示せず）によりマスクすることにより、消費電力を通常動作モードの1/100～1/1000に抑え、外部からの割込により通常動作モードに復帰する低消費電力モードを有するものがある。従来、メインCPUについては低消費電力モードを採用することは知られているが、キーボードコントローラ4についてもこのモードを採用してさらにパソコン1の低消費電力化を行うことが考えられる。バッテリー駆動による小型携帯用パソコンでは低消費電力化は重要な課題である。

【0009】具体的には、キーボードコントローラ4として低消費電力モードを有するMPUを用い、所定時間、キーボードマイコン8からデータが出力されてこないことをキーボードコントローラ4が検出した場合、または、インタフェース信号 aを介したメインCPU3からの命令等により、キーボードマイコン8からデータ出力が行われない間、少なくともキーボードコントローラ4を低消費電力モードにしておくことが考えられる。その後の通常動作モードへの復帰は、キーボードマイコン8からのデータ出力によりキーボードコントローラ4に割込をかけ、通常動作モードに復帰させることにより行なえる。しかし、前記従来技術のパソコン14では以下

のような問題が生じる。

【0010】前記MPUは低消費電力モードから通常動作モードに復帰する際、発振回路5のクロックが安定するまでの安定時間を考慮し、割込がかかってから所定時間経過して、通常動作モードに復帰するようになっている。したがって、この間、キーボードコントローラ4はキーボードマイコン8からのデータを正常に取り込むことができない。前記所定時間はMPUによっても多少異なるが、例えば500 μ s 程度である。これに対し、キーボードマイコン8からのデータは、図3に示したように、約70 μ s 周期のクロックとともに出力される。したがって、キーボードコントローラ4ではデータの取りこぼしが発生し、キー入力欠落してしまう。また、1個のキー入力が複数のデータに変換される場合は、例えば、最初のデータをキーボードコントローラ4が取りこぼしてしまうが、残りのデータは正常に入力することができるので、キー化けが発生する問題も生じた。

【0011】さらに、図3および図4に示したデータ出力タイミングと同様のデータ出力タイミングのマウスをキーボードコントローラ4に接続した場合、マウスからはその移動量およびスイッチの状態に対応して、例えば、移動方向およびスイッチの状態を示すフラグデータ、X方向移動量を示すXデータ、Y方向移動量を示すYデータを出力することになる。この場合、キーボードコントローラ4を低消費電力モードにして、マウスからのデータ出力により割込をかけて、通常動作モードに復帰するようにすると、例えば、フラグデータをキーボードコントローラ4が取りこぼしてしまうため、メインCPU3には、Xデータがフラグデータとして、YデータがXデータとして転送されてしまい、誤動作するという問題が生じる。

【0012】本発明の目的は、低消費電力モードから通常動作モードに復帰する際のデータの取りこぼしを防止することにより、データ入力のない期間、入力コントローラを低消費電力モードにしておくことができるようにし、これにより、低消費電力化できるデータ処理装置を提供することにある。

【0013】

【課題を解決するための手段】上記目的を達成するため、本発明によるデータ入力制御方法は、低消費電力モードを有する入力コントローラを用いて、データ入力装置からのデータ入力を受けるデータ処理装置のデータ入力制御方法であって、予め定められた時間、データ入力がないとき、データ入力を許可する入力許可状態にして前記入力コントローラを低消費電力モードにし、その後、データ入力再開時に該データ入力により前記入力コントローラを低消費電力モードから通常動作モードに戻すとともに、再開後の最初のデータの転送完了前に少なくとも前記データ入力装置に認識されうる期間だけデータ入力を禁止し、その後、入力許可状態に戻すことによ

(4)

特開平 5 - 3 5 3 7 9

5

り、前記データ入力の禁止により転送中断されたデータを前記データ入力装置に再送させるようにしたものである。

【0014】本発明のデータ処理装置は、データ入力装置からデータ入力を受けるデータ処理装置において、前記データ入力装置からシリアル転送されるデータを受け、予め定めた時間入力がないとき低消費電力モードに入る入力コントローラと、該入力コントローラが低消費電力モードに入った後、前記データ入力装置からの再入力開始時に、前記入力コントローラを低消費電力モードから通常動作モードに戻す復帰手段と、前記データ入力装置からの再入力開始時に、前記データ入力装置のシリアル転送を強制的に禁止する禁止手段と、該手段によるデータ転送の禁止から予め定めた時間経過後、当該禁止を解除する禁止解除手段とを備えたものである。

【0015】

【作用】データ処理装置は、予め定められた時間データ入力がない場合、入力装置からのデータ入力を許可した状態で低消費電力モードになる。その後、データ入力装置からデータの入力が再開されると、復帰手段により入力コントローラは低消費電力モードから通常動作モードに戻る。具体的には、入力コントローラに割込がかかることにより、通常動作モードに戻る。割込みと同時に、禁止手段によりデータ入力装置からのデータ入力が強制的に中断される。この中断は、データ入力装置から入力コントローラへの信号線を強制的に接地することにより行なう。データ入力装置は、信号線の強制接地を検出すると、転送中のデータの入力が中断されたことを認識し、データ転送を中断する。

【0016】前記割込みによりデータ処理装置は低消費電力モードから通常動作モードに復帰し、データ入力装置からのデータが入力可能となると、前記禁止は解除され、データ入力装置に対してデータ出力が許可される。これにより、データ入力装置は先に出力を中断したデータを再出力する。

【0017】このようにして、低消費電力モードから通常動作モードに復帰する際のデータの取りこぼしを防止することができる。したがって、データ入力装置がデータを出力しない間は少なくとも入力コントローラを低消費電力モードにして、通常動作モードの1/100～1/1000消費電力に抑えることができ、これにより、データ処理装置を低消費電力化することができる。

【0018】

【実施例】以下、本発明の実施例として、データ入力装置として主にキーボード、データ処理装置としてパソコンに応用した例について、詳細に説明する。

【0019】まず、第1の実施例について、図1のブロック図を用いて説明する。

【0020】同図において、1は本発明を用いたパソコン、6は出力禁止手段であるD形フリップフロップ、7

6

はキーボードコントローラ4の出力する出力制御信号bとD形フリップフロップ6の出力する出力禁止信号eをワイヤードORするためのバッファである。以下、図2と同一構成要素については同一番号で示し、説明を省略する。なお、D形フリップフロップ6は、動作制御信号fが“H”レベルのときは、クロックcによらず出力禁止信号eに“H”レベルを出力し、動作制御信号fが“L”レベルのとき、クロックcの立ち下がり動作して出力禁止信号eに“L”レベルを出力し、バッファ7を介してクロックcを“L”レベルにすることにより、キーボードマイコン8に対してデータ出力を禁止するようになっている。また、キーボードコントローラ4の割込入力端子にバッファ10bを介してクロックcを入力することにより、クロックcの立ち下がり割込がかかるようにしてある。なお、図を簡単にするため、図1ではパソコン1とキーボード2との接続はクロックc、データd、アース、電源の4本を示しているが、他の線を接続してもよいことはもちろんである。

【0021】図5に、キーボード2内のキーボードマイコン8からのデータ出力により、パソコン1内のキーボードコントローラ4が低消費電力モードから通常動作モードに復帰する場合の動作タイミングの一例を示す。

【0022】キーボードコントローラ4は、所定時間キーボードマイコン8からのデータ入力がないことを検出した場合、または、インタフェース信号aを介したメインCPU3から命令等により、通常動作モードから低消費電力モードになる際、出力制御信号bを“H”レベル、動作制御信号fを“L”レベルにすることにより、クロックcを“H”レベルにする(t1)。これにより、キーボードマイコン8に対してデータ出力を許可するとともに、D形フリップフロップ6がクロックcの立ち下がり動作することを許可して、低消費電力モードになる。所定時間データ入力がないことの検出は、キーボードコントローラ4に内蔵のハードウェアタイマおよびプログラムの組み合わせにより、公知の手法で実現することができる。

【0023】こののち、キーボードマイコン8がキーマトリックス9をチェックすることによりキー入力を検出すると、クロックcおよびデータdが“H”レベルであることからデータ出力が許可されていると判断し、このキー入力に対応したデータをキーボードコントローラ4に出力する。その結果、バッファ11cを介してデータdが“L”レベル(スタートビットに対応)になり、次いでバッファ11aを介してクロックcを“L”レベルにする(t2)。

【0024】本動作によるクロックcの立ち下がりにより、D形フリップフロップ6が動作し、出力禁止信号eが“L”レベルになり、バッファ7を介してクロックcが“L”レベルとなり、キーボードマイコン8に対してデータ出力が禁止されるとともに、キーボードコントロ

(5)

特開平5-35379

7

ーラ4に割込がかかる(t2)。キーボードコントローラ4はこの割込がかかってから、約500μs後に通常動作モードに復帰する。この間、クロックcが“L”レベルなので、キーボードマイコン8はデータ出力が禁止されたことを検出し、このデータの出力を中止する。キーボードコントローラ4は、通常動作モードに復帰してデータ入力が可能になると、動作制御信号fを“H”レベルにすることによりD形フリップフロップ6の動作を禁止する(強制的にクリアする)(t3)。これにより、出力禁止信号eが解除され、“H”レベルになる。10 その結果、今までバッファ7を介してクロックcを“L”レベルにしていたのを“H”レベルに戻す。これにより、キーボードマイコン8に対してデータ出力が許可される。

【0025】キーボードマイコン8は、クロックcおよびデータdが“H”レベルになったことによりデータ出力が許可されたと判断する。そこで、先に出力を中止したデータの再出力を行うため、バッファ11cを介してデータdを“L”レベルにし、次いでバッファ11aを介してクロックcを“L”レベルにし(t4)、以後、20 約70μs周期のクロックとともに、下位ビットからデータを出力する。他方、キーボードコントローラ4は、バッファ10bおよびバッファ10dを介して、クロックcの立ち下がりを検出し、データdをチェックすることによりデータの入力を行う。

【0026】本実施例によれば、キーボード2からのデータ入力開始によりキーボードコントローラ4が低消費電力モードから通常動作モードに復帰する際、キーボードマイコン8に最初のデータを再出力させることにより、低消費電力モードから通常動作モードに復帰する際30 のデータの取りこぼしを防止することができる。したがって、所定時間キーボードマイコン8からデータ出力がないことを検出した場合、または、インタフェース信号aを介したメインCPU3からの命令等により、キーボードマイコン8がデータを出力しない間はキーボードコントローラ4を低消費電力モードにしておくことができ、これにより、パソコン1を低消費電力化することができる。具体的には、低消費電力モードでは通常動作モードの1/100~1/1000の消費電力に抑えることができる。

【0027】なお、キーボードコントローラ4とともにメインCPU3も低消費電力モードにしておき、キーボードコントローラ4が低消費電力モードから通常動作モードに復帰したのち、インタフェース信号aを介してメインCPU3を低消費電力モードから通常動作モードに復帰させることにより、さらにパソコン1を低消費電力化することもできる。

【0028】本実施例では、バッファ7およびバッファ10aを用いて、出力制御信号bと出力禁止信号eとをワイヤードORするようにしたが、図6に示すように、50

8

出力制御信号bと出力禁止信号eとの負論理OR15を用いてもよいことはもちろんである。

【0029】また、本実施例では、クロックcによりD形フリップフロップ6を動作させ、キーボードコントローラ4に割込をかけるようにしたが、図3に示したように、キーボードマイコン8はデータの出力に際し、必ずデータdを“L”レベルにするので、図7に示す第2の実施例のように、データdによりD形フリップフロップ6を動作させるとともに、キーボードコントローラ4に割込をかけるようにしてもかまわない。あるいは、図8に示す第3の実施例のように、クロックcによりD形フリップフロップ6を動作させ、データdによりキーボードコントローラ4に割込をかけるようにしてもかまわない。

【0030】次に本発明の第4の実施例について図9を用いて説明する。前述のように、キーボードマイコン8は1バイトのシリアル転送中にデータ転送が禁止された場合、このデータを再出力する機能を有する。また、図2で説明したように、キーボードコントローラ4は低消費電力モードにおいて割込がかかってから通常動作モードに復帰するまでに約500μs要する。一方、図3で示したように、キーボードマイコン8からのデータ長は11ビット(スタートビット1ビット、データ8ビット、パリティ1ビット、ストップビット1ビット)なので、キーボードマイコン8は1バイトのデータを出力するために約700μs要する。これらの事実から、キーボードマイコン8が1バイトのデータを送出し終える前に、キーボードコントローラ4が通常動作モードに復帰して出力制御信号bを“L”レベルにし、バッファ10aを介してクロックcを“L”レベルにすることが可能であることが分かる。このことは、図1に示したD形フリップフロップ6を用いないで、キーボードマイコン8に対してデータ出力を禁止することができることを意味する。なお、ここではデータ入力装置として、図1で説明したキーボードマイコン8と同様のデータ出力を行うマウスを用いた場合を説明する。本実施例においても、先の実施例と同様、データ入力装置としてキーボードを採用しうることはもちろんである。

【0031】図9において、16はキーマトリックス9の交点部に配置されたキーで、キー接点17およびダイオード18で構成されている。なお、説明を簡単にするため、キーマトリックス9のSCAN線およびSENSE線を2本ずつにしてある。19は負論理OR、20aおよび20bはプルアップ抵抗、21はマウス、22はMPUを用いたマウスマイコン、23はマウスの移動方向および移動量を検出するセンサ、24はスイッチである。本実施例では、パソコン1にキーマトリックス9を設け、キーボードコントローラ4が、例えばSCAN0を“L”レベル、SCAN1をハイレインピーダンスにして、SENSE線の状態をチェックすることにより、キ

(6)

特開平5-35379

9

10

一接点17のチェックを行い、オンしているキー接点17を検出した場合、対応するデータをインタフェース信号aを介してメインCPU3に転送するようにしてある。また、マウスマイコン22はスイッチ24およびセンサ23で検出した移動方向に関するデータをフラグデータ、センサ23で検出した移動量に関するデータをXデータおよびYデータとして、図1のキーボードマイコン8と同様の出力タイミングでキーボードコントローラ4に出力する。なお、キーボードコントローラ4の割込1には負論理OR19の出力であるキー検出信号gを、10割込2にはバッファ10dを介してデータdを入力してある。

【0032】図10に、マウスマイコン22からのデータ出力により、キーボードコントローラ4が低消費電力モードから通常動作モードに復帰する場合の動作タイミングを示す。

【0033】キーボードコントローラ4が所定時間キーマトリックス9からのキー入力、および、マウスマイコン22からのデータ出力がないことを検出した場合、または、インタフェース信号aを介したメインCPU3の120命令等により低消費電力モードになる際、キーボードコントローラ4はSCAN0およびSCAN1を“L”レベルにするとともに、出力制御信号bを“H”レベルにし、バッファ10aを介してクロックcを“H”レベルにして、マウスマイコン22に対してデータ出力を許可する。

【0034】こののち、センサ23またはスイッチ24により、マウスマイコン22がマウス21の移動またはスイッチ入力を検出した場合、クロックcおよびデータ30dが“H”レベルであることから、データ出力が許可されしていると判断し、図3に示したように、約70 μ s周期のクロックとともにデータの出力を開始する(t10)。なお、データ長は11ビットなのでデータの出力には約700 μ s要する。

【0035】キーボードコントローラ4は、データdの立ち下がりにより割込がかかり、低消費電力モードから通常動作モードに復帰し、出力制御信号bを“L”レベルにし、バッファ10aを介してクロックcを“L”レベルにして、マウスマイコン22に対してデータ出力を禁止する(t11)。図2で説明したように、キーボード40コントローラ4は割込がかかってからマウスマイコン22に対してデータ出力を禁止までに約500 μ s要するが、マウスマイコン22は1バイトのデータ出力に約700 μ s要するので、このデータの出力中にデータ出力が禁止されたことを検出し、このデータの出力を中止する。

【0036】キーボードコントローラ4は、マウスマイコン22が確実にデータの出力を中止するために要するデータの出力禁止時間、例えば100 μ s経過してのち、出力制御信号bを“H”レベルにすることにより、50

バッファ10aを介してクロックcを“H”レベルにして、マウスマイコン22に対してデータ出力を許可する(t12)。これにより、マウスマイコン22はクロックcおよびデータdが“H”レベルになったことを検出して、データ出力が許可されたと判断し、先に出力を中止したデータの再出力を行う。

【0037】図11に、キーマトリックス9からのキー入力により、キーボードコントローラ4が低消費電力モードから通常動作モードに復帰する場合の動作タイミングを示す。キーボードコントローラ4が所定時間キーマトリックス9からのキー入力、および、マウスマイコン22からのデータ出力がないことを検出した場合、または、インタフェース信号aを介したメインCPU3の命令等により、低消費電力モードになる際、キーボードコントローラ4はSCAN0およびSCAN1を“L”レベルにするとともに、出力制御信号bを“H”レベルにし、バッファ10aを介してクロックcを“H”レベルにして、マウスマイコン22に対してデータ出力を許可する。

【0038】こののち、キーマトリックス9からキー入力が行われると、対応するキー接点17がオンし、対応するSENSE線が“L”レベルになり、負論理OR19を介してキー検出信号gが立ち下がり、キーボードコントローラ4に割込がかかる(t20)。これにより、キーボードコントローラ4は低消費電力モードから通常動作モードに復帰し、出力制御信号bを“L”レベルにし、バッファ10aを介してクロックcを“L”レベルにして、マウスマイコン22に対してデータの出力禁止する(t21)。キーボードコントローラ4はマウスマイコン22が確実にデータの出力を中止するために要するデータ出力禁止時間、例えば100 μ s経過してのち、出力制御信号bを“H”レベルにすることにより、バッファ10aを介してクロックcを“H”レベルにして、マウスマイコン22に対してデータ出力を許可する(t22)。

【0039】キーボードコントローラ4が通常動作モードに復帰する前にマウスマイコン22がスイッチ24からの入力またはセンサ23によりマウス21の移動を検出した場合、マウスマイコン22はクロックcおよびデータdが“H”レベルとなり、データ出力が許可されるのを待って出力する。

【0040】本実施例によれば、データdをバッファ10dを介してキーボードコントローラ4の割込入力端子に接続するだけで、つまりコストアップすることなく、キーボードコントローラ4が低消費電力モードから通常動作モードに復帰する際のデータの取りこぼしを、マウスマイコン22のデータ再出力により防止することができる。したがって、所定時間キーマトリックス9からのキー入力、および、マウスマイコン22からのデータ出力がないことを検出した場合、または、インタフェース

(7)

特開平 5 - 3 5 3 7 9

11

信号 a を介したメイン CPU 3 からの命令等により、キーマトリックスからのキー入力、および、マウスマイコン 2 2 がデータを出力しない間はキーボードコントローラ 4 を低消費電力モードにしておくことにより、パソコン 1 を低消費電力化することができる。

【0041】なお、キーボードコントローラ 4 とともにメイン CPU 3 も低消費電力モードにしておき、キーボードコントローラ 4 が低消費電力モードから通常動作モードに復帰したのち、インタフェース信号 a を介してメイン CPU 3 を低消費電力モードから通常動作モードに復帰させることにより、さらにパソコン 1 を低消費電力化することもできる。

【0042】また、本実施例では、図 2 に示した 11 ビットのデータ単位で再出力を行う場合について説明したが、複数のデータ単位で再出力を行う場合にも容易に応用できることは明らかである。

【0043】

【発明の効果】本発明によれば、低消費電力モードを有する入力コントローラを用いたデータ処理装置において、低消費電力モードから通常動作モードに復帰する際のデータの取りこぼしを有効に防止することができる。

【図面の簡単な説明】

12

【図 1】本発明の第 1 の実施例のブロック図。

【図 2】従来例のブロック図。

【図 3】データ入力装置から出力されるデータの出力タイミングの説明図。

【図 4】データ入力装置のデータ再出力タイミングの説明図。

【図 5】第 1 の実施例の動作タイミング例の説明図。

【図 6】第 1 の実施例の変形例の説明図。

【図 7】本発明の第 2 の実施例のブロック図。

【図 8】本発明の第 3 の実施例のブロック図。

【図 9】本発明の第 4 の実施例のブロック図。

【図 10】第 4 の実施例の動作タイミング例の説明図。

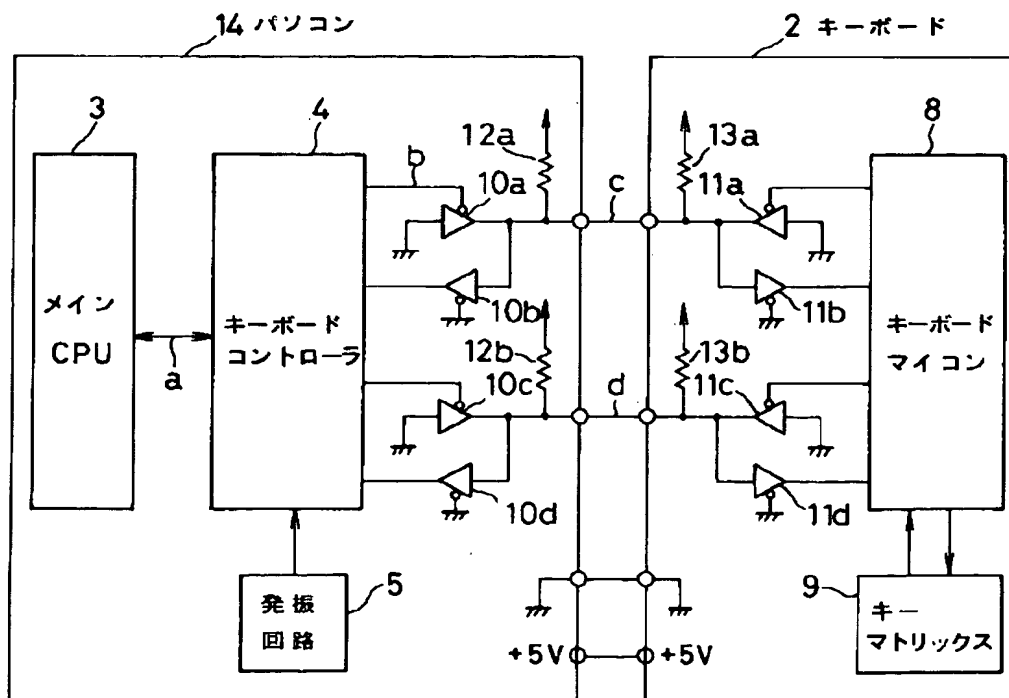
【図 11】第 4 の実施例の他の動作タイミング例の説明図。

【符号の説明】

1…パソコン、2…キーボード、3…メイン CPU、4…キーボードコントローラ、5…発振回路、6…D 形フリップフロップ、7…バッファ、8…キーボードマイコン、9…キーマトリックス、21…マウス、22…マウスマイコン、23…センサ、24…スイッチ、b…出力制御信号、c…クロック、d…データ、e…出力禁止信号、f…動作制御信号。

【図 2】

従来例のブロック図（図 2）

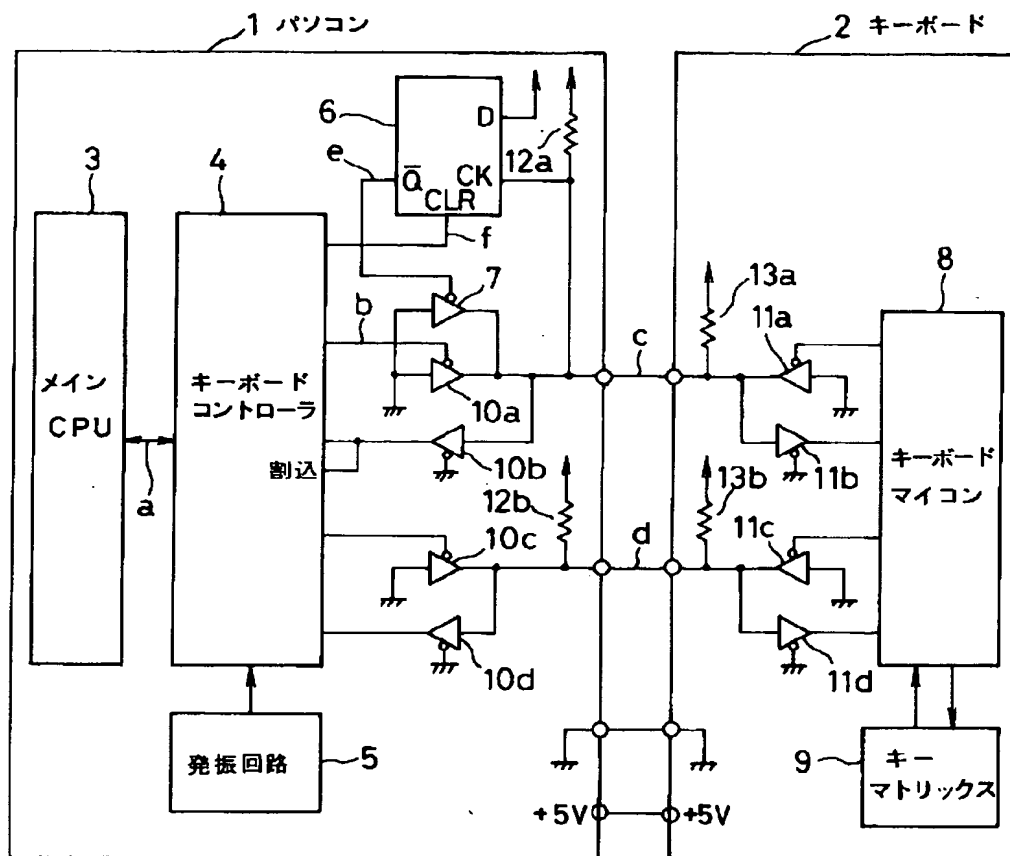


(8)

特開平 5 - 3 5 3 7 9

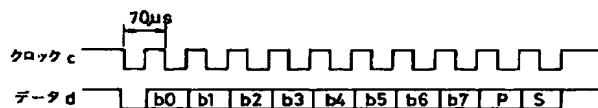
【図 1】

第 1 の実施例のブロック図 (図 1)



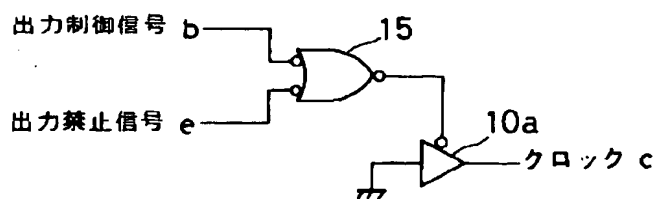
【図 3】

データ出力タイミング (図 3)



【図 6】

負論理 OR を用いた例 (図 6)

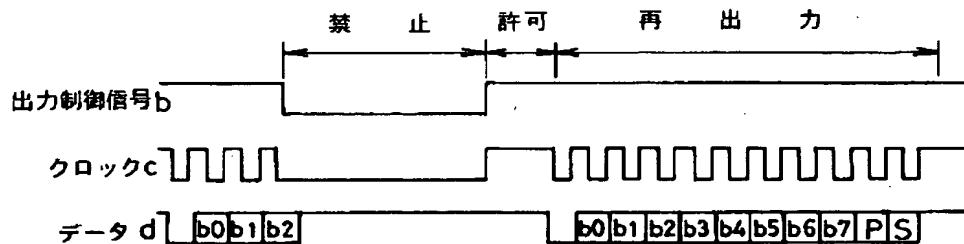


(9)

特開平 5 - 3 5 3 7 9

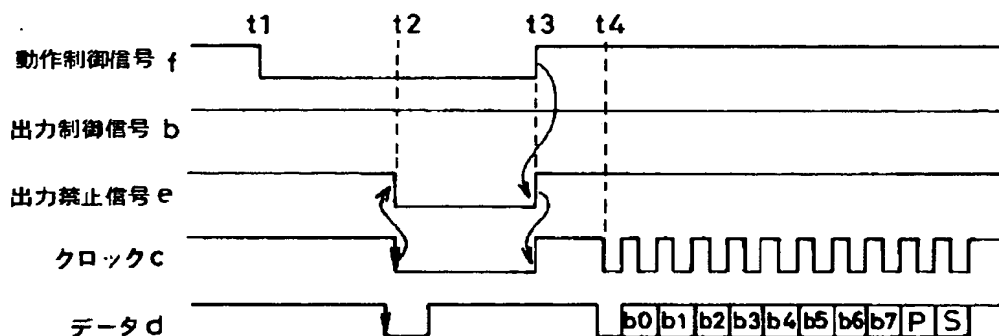
【図 4】

データ再出力タイミング (図 4)



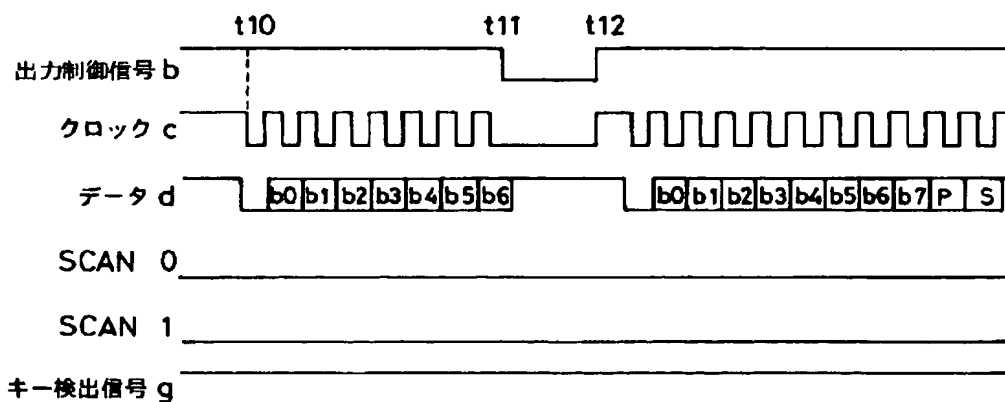
【図 5】

第 1 の実施例の動作タイミング例 (図 5)



【図 10】

第 4 の実施例の動作タイミング例 1 (図 10)

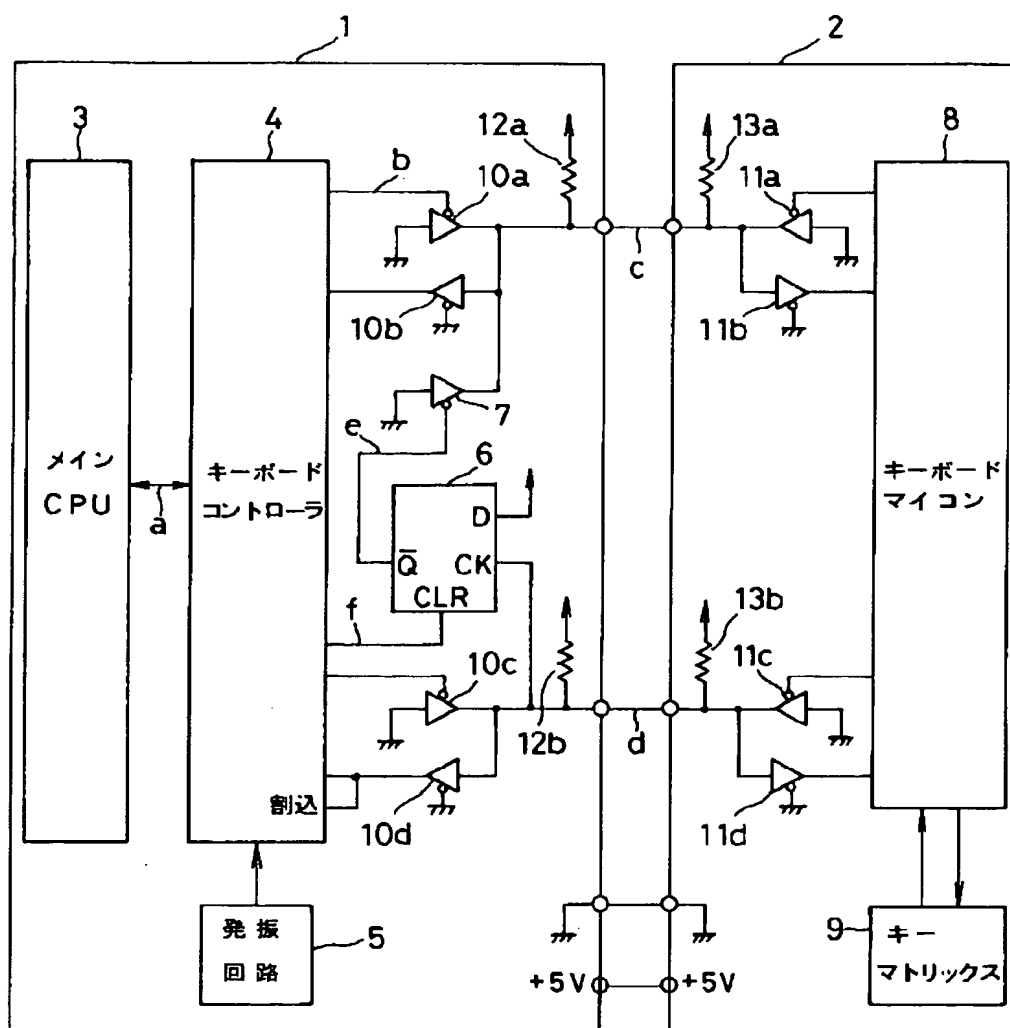


(10)

特開平 5 - 3 5 3 7 9

【図 7】

第 2 の実施例のブロック図 (図 7)

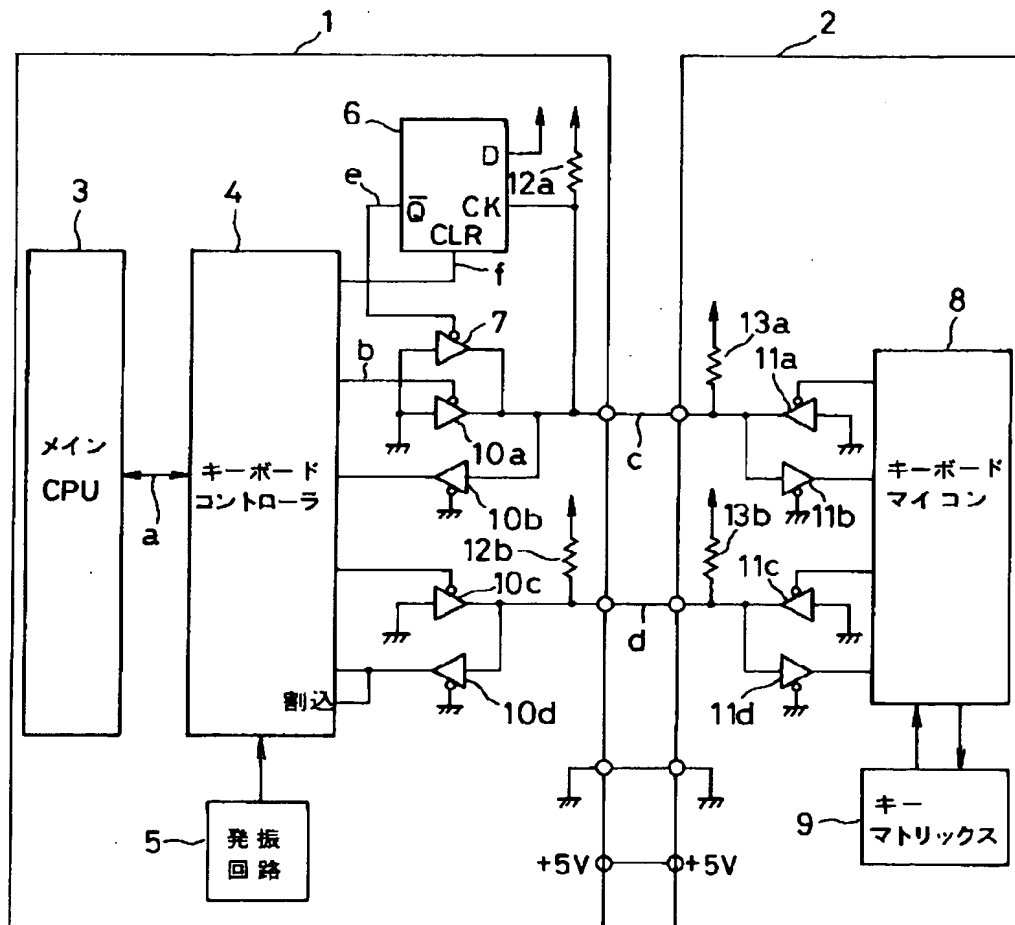


(11)

特開平5-35379

【図8】

第3の実施例のブロック図（図8）

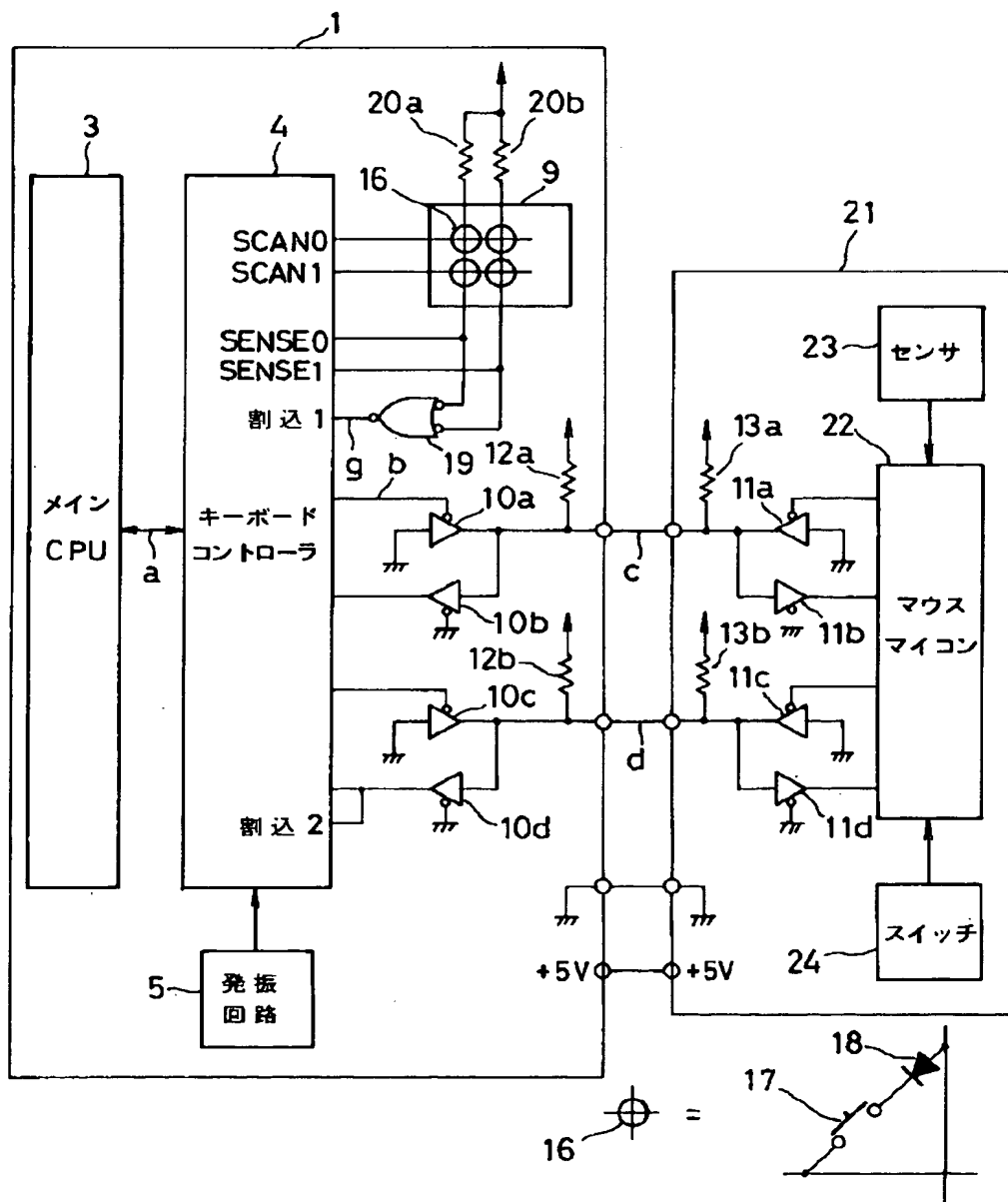


(12)

特開平 5 - 3 5 3 7 9

【図 9】

第 4 の実施例のブロック図 (図 9)

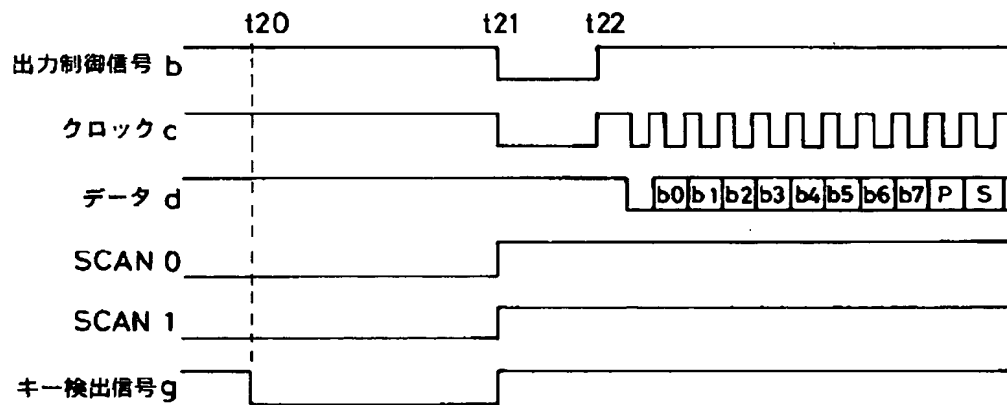


(13)

特開平 5 - 3 5 3 7 9

【図 1 1】

第 4 の実施例の動作タイミング例 2 (図 1 1)



フロントページの続き

(72)発明者 野村 賀昭
千葉県習志野市東習志野七丁目 1 番 1 号
株式会社日立製作所オフィスシステム設計
開発センタ内

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] When there are no time amount and data input which are the data input control approach of the data processor which receives the data input from a data entry unit, and were defined beforehand using the input controller which has low-power mode, While making it the input authorized state to which a data input is permitted, making said input controller into low-power mode and returning said input controller to normal operation mode from low-power mode by this data input after that at the time of resumption of a data input By only the period in which it is recognized by said data entry unit at least before data transfer completion of the beginning after a restart, and deals forbidding a data input, and returning it to an input authorized state after that The data input control approach characterized by making the data in which transfer interruption was carried out by prohibition of said data input resend to said data entry unit.

[Claim 2] The data input control approach according to claim 1 characterized by realizing said data input prohibition condition by grounding compulsorily the signal line connected to said input controller from said data entry unit.

[Claim 3] Said data entry unit is the data input control approach according to claim 1 or 2 characterized by having the function which resends the data concerned automatically when said data input prohibition condition is detected to said input controller while transmitting data, data transfer is interrupted and this prohibition condition is canceled.

[Claim 4] The return in the normal operation mode of said input controller from low-power mode is the data input control approach according to claim 1 characterized by carrying out by interruption for said input controller by the signal received from said data entry unit.

[Claim 5] The input controller which goes into low-power mode when there is no time amount input which received the data by which serial transmission is carried out from said data entry unit in the data processor which receives a data input from a data entry unit, and was defined beforehand, A return means to return said input controller to normal operation mode from low-power mode at the time of the reinput initiation from said data entry unit after this input controller goes into low-power mode, The data processor characterized by having a prohibition discharge means to cancel the prohibition concerned of prohibition of the data transfer by prohibition means to forbid the serial transmission of said data entry unit compulsorily, and this means, after the time amount progress which set beforehand, at the time of the reinput initiation from said data entry unit.

[Claim 6] Said data entry unit is a data processor according to claim 5 characterized by having the function which resends the data concerned when prohibition is canceled when the serial transmission of data is forbidden.

[Claim 7] Said prohibition means is a data processor according to claim 5 characterized by forbidding data transfer by grounding compulsorily the signal line connected to said input controller from said data entry unit.

[Claim 8] It is the data processor according to claim 7 which said prohibition means consists of a flip-flop from which an output value changes with the signal change of a signal line for said input controller from said data entry unit, and a means to ground the signal line concerned with the output of this flip-flop, and is characterized by realizing said prohibition discharge means when said input controller resets said flip-flop.

[Claim 9] The data processor according to claim 7 characterized by realizing said prohibition means

and a prohibition discharge means by only the period which said input controller returned to normal operation mode, and was beforehand defined before said data entry unit carried out the completion of a transfer of the one data at the time of reinput initiation outputting a control signal, and grounding the signal line from said data entry unit to said input controller on the period compulsion target concerned according to this control signal.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention relates to suitable low-power-ization for data processors, such as a personal computer of the dc-battery drive which performs the data input from a keyboard or a mouse, or a word processor, about low-power-izing of a data processor.

[0002]

[Description of the Prior Art] The personal computer (henceforth a personal computer) which receives the data input of the keyboard which is a data entry unit as an example of the conventional data processor is mentioned. following and AX conference issue and the AX technical reference guide 1989 (July, 1989) -- the personal computer of a page [366th] publication is explained using the block diagram of drawing 2 from the 345th page.

[0003] In this drawing the personal computer of the former [14] and 2 a keyboard and 3 The main operation part of a personal computer 1 (It is hereafter called Maine CPU), the keyboard controller by which 4 used the microprocessor unit (MPU), The keyboard microcomputer with which 5 used the oscillator circuit of the clock of the keyboard controller 4 of operation, and 8 used MPU, A buffer for 9 to perform half-duplex two-way communication between the keyboard controller 4 and the keyboard microcomputer 8 a key matrix, 10a-10d, and 11a-11d, and 12a, 12b, 13a and 13b are pull-up resistors.

[0004] The keyboard microcomputer 8 checks the key matrix 9 with the period of 10 to about 20ms, and outputs the data corresponding to a key input to the keyboard controller 4. The keyboard controller 4 receives this data and transmits it to Maine CPU 3 through the interface signal a.

[0005] Moreover, the keyboard controller 4 can make Clock c "L" level compulsorily through buffer 10a by making the output-control signal b into "L" level. Thereby, data output can be forbidden now to the keyboard microcomputer 8.

[0006] The output timing of the data from the keyboard microcomputer 8 to the keyboard controller 4 is shown in drawing 3 . The keyboard microcomputer 8 judges that data output is permitted, when Clock c and Data d are "H" level, and it outputs data from a lower bit with the clock in a cycle of about 70 microseconds. The keyboard controller 4 incorporates this data by detecting falling of Clock c and checking Data d. Moreover, during the keyboard microcomputer's 8 output of data, as shown in drawing 4 , when the keyboard controller 4 makes the output-control signal b "L" level, and makes Clock b "L" level through buffer 10a and data output is forbidden to the keyboard microcomputer 8, if this data output prohibition time amount passes about 100 microseconds, the keyboard microcomputer 8 will recognize prohibition of this data output, and will stop the output of data. After this, the keyboard microcomputer 8 re-outputs the data with which Clock c and Data d stopped this output when return data output was permitted to "H" level from that head bit.

[0007]

[The technical problem which is going to solve a technical problem] Conventional equipment was not considered about the point of low-power-izing of the personal computer 1 containing the keyboard controller 4.

[0008] Generally, stopping the oscillator circuit of the clock to MPU, or by carrying out the mask of the clock from an oscillator circuit by the AND gate inside MPU (not shown), power consumption is held down to 1 / 100 - 1/1000 of normal operation mode, and there are some which have the low-

power mode which returns to normal operation mode by the interrupt from the outside. Although adopting low-power mode about Maine CPU conventionally is known, it is possible to adopt this mode also about the keyboard controller 4, and to perform low-power-ization of a personal computer 1 further. In the small portable personal computer by dc-battery drive, low-power-ization is an important technical problem.

[0009] While data output is not performed from the keyboard microcomputer 8 by the instruction from Maine CPU 3 through the interface signal a etc. when the keyboard controller 4 specifically detects that data are not outputted from predetermined time and the keyboard microcomputer 8 using MPU which has low-power mode as a keyboard controller 4 or, it is possible to make the keyboard controller 4 into low-power mode at least. A return in subsequent normal operation mode applies an interrupt to the keyboard controller 4 by the data output from the keyboard microcomputer 8, and can be performed by making it return to normal operation mode. However, the following problems arise in the personal computer 14 of said conventional technique.

[0010] In case said MPU returns to normal operation mode from low-power mode, in consideration of stable time amount until the clock of an oscillator circuit 5 is stabilized, after it requires an interrupt, it carries out predetermined time progress, and returns to normal operation mode.

Therefore, the keyboard controller 4 cannot incorporate the data from the keyboard microcomputer 8 normally in the meantime. Although said predetermined time changes somewhat also with MPU, it is about 500 microseconds, for example. On the other hand, the data from the keyboard microcomputer 8 are outputted with the clock in a cycle of about 70 microseconds, as shown in drawing 3.

Therefore, by the keyboard controller 4, picking ***** of data will occur and a key input will be missing. Moreover, when one key input is changed into two or more data, the keyboard controller 4 will take and spill the first data, but since the remaining data were inputted normally, the problem which key transformation generates was also produced.

[0011] Furthermore, when the mouse of the data output timing shown in drawing 3 and drawing 4 and the same data output timing is connected to the keyboard controller 4, from a mouse, the flag data in which the migration direction and the condition of a switch are shown, X data in which the amount of X directional movements is shown, and Y data in which the amount of Y directional movements is shown will be outputted corresponding to the movement magnitude and the condition of a switch. In this case, if it is made to return to normal operation mode, making the keyboard controller 4 into low-power mode, and applying an interrupt by the data output from a mouse, in order that the keyboard controller 4 may take and spill flag data, X data will be transmitted as flag data, Y data will be transmitted to Maine CPU 3 as X data, and the problem of malfunctioning will arise, for example.

[0012] The purpose of this invention is by preventing picking ***** of the data at the time of returning to normal operation mode from low-power mode to offer the data processor which enables it to make a period and an input controller without a data input into low-power mode, and can carry out [low power]-izing of them by this.

[0013]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, the data input control approach by this invention When there are no time amount and data input which are the data input control approach of the data processor which receives the data input from a data entry unit, and were defined beforehand using the input controller which has low-power mode, While making it the input authorized state to which a data input is permitted, making said input controller into low-power mode and returning said input controller to normal operation mode from low-power mode by this data input after that at the time of resumption of a data input By only the period in which it is recognized by said data entry unit at least before data transfer completion of the beginning after a restart, and deals forbidding a data input, and returning it to an input authorized state after that It is made to make the data in which transfer interruption was carried out by prohibition of said data input resend to said data entry unit.

[0014] In the data processor with which the data processor of this invention receives a data input from a data entry unit The input controller which goes into low-power mode when there is no time amount input which received the data by which serial transmission is carried out from said data entry unit, and was defined beforehand, A return means to return said input controller to normal operation

mode from low-power mode at the time of the reinput initiation from said data entry unit after this input controller goes into low-power mode, At the time of the reinput initiation from said data entry unit, it has a prohibition discharge means to cancel the prohibition concerned of prohibition of the data transfer by prohibition means to forbid the serial transmission of said data entry unit compulsorily, and this means, after the time amount progress which set beforehand.

[0015]

[Function] When there is no time data input defined beforehand, a data processor becomes low-power mode, where the data input from an input device is permitted. Then, if an entry of data is resumed from a data entry unit, an input controller will return from low-power mode to normal operation mode with a return means. When an interrupt starts an input controller, specifically, it returns to normal operation mode. The data input from a data entry unit is compulsorily interrupted with a prohibition means by interruption and coincidence. This interruption is performed by grounding compulsorily the signal line from a data entry unit to an input controller. If the compulsive touch-down of a signal line is detected, a data entry unit will recognize that the entry of data under transfer was interrupted, and will interrupt data transfer.

[0016] If a data processor returns to normal operation mode from low-power mode by said interruption and the input of the data from a data entry unit is attained, said prohibition will be canceled and data output will be permitted to a data entry unit. Thereby, a data entry unit re-outputs the data which interrupted the output previously.

[0017] Thus, picking ***** of the data at the time of returning to normal operation mode from low-power mode can be prevented. Therefore, while a data entry unit does not output data, an input controller can be made into low-power mode at least, and it can hold down to 1/[1/100 of normal operation mode -] 1000 power consumption, and, thereby, a data processor can be low-power-ized.

[0018]

[Example] Hereafter, the example which applied to the keyboard as a data entry unit, and was mainly applied to the personal computer as a data processor is explained to a detail as an example of this invention.

[0019] First, the 1st example is explained using the block diagram of drawing 1 .

[0020] In this drawing, the personal computer with which 1 used this invention, the D form flip-flop whose 6 is an output prohibition means, and 7 are the buffers for carrying out wired OR of the output-control signal b which the keyboard controller 4 outputs, and the output inhibiting signal e which the D form flip-flop 6 outputs. The same number shows the same component as drawing 2 hereafter, and explanation is omitted. In addition, when the control signal f of operation is "H" level, the D form flip-flop 6 When it is not based on Clock c, but "H" level is outputted to the output inhibiting signal e and the control signal f of operation is "L" level, It operates in falling of Clock c, "L" level is outputted to the output inhibiting signal e, and data output is forbidden to the keyboard microcomputer 8 by making Clock c into "L" level through a buffer 7. Moreover, it is made for the interrupt to have started in falling of Clock c by inputting Clock c into the interrupt input terminal of the keyboard controller 4 through buffer 10b. In addition, although the connection between a personal computer 1 and a keyboard 2 shows four, Clock c, Data d, a ground, and a power source, by drawing 1 in order to simplify drawing, of course, other lines may be connected.

[0021] The data output from the keyboard microcomputer 8 in a keyboard 2 shows an example of timing of operation in case the keyboard controller 4 in a personal computer 1 returns to normal operation mode from low-power mode to drawing 5 .

[0022] When it is detected that the keyboard controller 4 does not have a data input from the predetermined time keyboard microcomputer 8, in case it becomes low-power mode from normal operation mode, Clock c is made into "H" level with Main CPU 3 through the interface signal a to an instruction etc. by making "H" level and the control signal f of operation into "L" level for the output-control signal b (t1). Thereby, while permitting data output to the keyboard microcomputer 8, the D form flip-flop 6 permits operating in falling of Clock c, and becomes low-power mode.

Detection of there being no predetermined time data input is realizable by well-known technique with the hardware timer of built-in for the keyboard controller 4, and the combination of a program.

[0023] After this, if a key input is detected when the keyboard microcomputer 8 checks the key matrix 9, since Clock c and Data d are "H" level, it will judge that data output is permitted, and the

data corresponding to this key input will be outputted to the keyboard controller 4. Consequently, Data d are set to "L" level (it corresponds to a start bit) through buffer 11c, and, subsequently Clock c is made into "L" level through buffer 11a (t2).

[0024] While the D form flip-flop 6 operates, the output inhibiting signal e is set to "L" level by falling of the clock c by this actuation, Clock c serves as "L" level through a buffer 7 and data output is forbidden to the keyboard microcomputer 8, an interrupt starts the keyboard controller 4 (t2). The keyboard controller 4 returns to normal operation mode after about 500 microseconds, after requiring this interrupt. In the meantime, since Clock c is "L" level, the keyboard microcomputer 8 detects that data output was forbidden, and stops the output of this data. If the keyboard controller 4 returns to normal operation mode and a data input becomes possible, actuation of the D form flip-flop 6 will be forbidden by making the control signal f of operation into "H" level (it clears compulsorily) 3). Thereby, the output inhibiting signal e is canceled and it is set to "H" level. Consequently, it returns having made Clock c into "L" level through the buffer 7 until now to "H" level. Thereby, data output is permitted to the keyboard microcomputer 8.

[0025] The keyboard microcomputer 8 judges that data output was permitted, when Clock c and Data d were set to "H" level. Then, in order to perform the re-output of the data which stopped the output previously, Data d are made into "L" level through buffer 11c, subsequently Clock c is made into "L" level through buffer 11a (t4), and data are henceforth outputted from a lower bit with the clock in a cycle of about 70 microseconds. On the other hand, through buffer 10b and buffer 10d, the keyboard controller 4 detects falling of Clock c, and performs an entry of data by checking Data d.

[0026] According to this example, in case the keyboard controller 4 returns to normal operation mode from low-power mode by data input initiation from a keyboard 2, picking ***** of the data at the time of returning to normal operation mode from low-power mode can be prevented by making the first data re-output to the keyboard microcomputer 8. Therefore, when it is detected from the predetermined time keyboard microcomputer 8 that there is no data output, with the instruction from Maine CPU 3 through the interface signal a etc., while the keyboard microcomputer 8 does not output data, the keyboard controller 4 can be made into low-power mode, and, thereby, a personal computer 1 can be low-power-ized. Specifically in low-power mode, it can hold down to the power consumption of $1/100 - 1/1000$ of normal operation mode.

[0027] In addition, after it makes Maine CPU 3 into low-power mode with the keyboard controller 4 and the keyboard controller 4 returns to normal operation mode from low-power mode, a personal computer 1 can also be further low-power-ized by returning Maine CPU 3 to normal operation mode from low-power mode through the interface signal a.

[0028] At this example, although it was made to carry out wired OR of the output-control signal b and the output inhibiting signal e using a buffer 7 and buffer 10a, as shown in drawing 6, of course, the negative logic OR 15 of the output-control signal b and the output inhibiting signal e may be used.

[0029] Moreover, while operating the D form flip-flop 6 with Data d like the 2nd example shown in drawing 7 since the keyboard microcomputer 8 surely makes Data d "L" level on the occasion of [although the D form flip-flop 6 is operated with Clock c in this example and the interrupt was applied to the keyboard controller 4, as it was shown in drawing 3] the output of data, you may make it apply an interrupt to the keyboard controller 4. Or the D form flip-flop 6 is operated with Clock c, and you may make it apply an interrupt to the keyboard controller 4 with Data d like the 3rd example shown in drawing 8.

[0030] Next, the 4th example of this invention is explained using drawing 9. As mentioned above, the keyboard microcomputer 8 has the function which re-outputs this data, when data transfer is forbidden during 1 byte of serial transmission. Moreover, as drawing 2 explained, the keyboard controller 4 is taken [after an interrupt starts in low-power mode] to return to normal operation mode for about 500 microseconds. On the other hand, since the data length from the keyboard microcomputer 8 is 11 bits (1 bit of start bits, 8 bits of data, 1 bit of parity, 1 bit of stop bits) as drawing 3 showed, since 1 byte of data are outputted, the keyboard microcomputer 8 is required for about 700 microseconds. Before finishing sending out the data whose keyboard microcomputer 8 is 1 byte from these facts, it turns out that it is able for the keyboard controller 4 to return to normal operation mode, to make the output-control signal b "L" level, and to make Clock c "L" level

through buffer 10a. This means that data output can be forbidden to the keyboard microcomputer 8 without using the D form flip-flop 6 shown in drawing 1. In addition, the case where the mouse which performs the same data output as the keyboard microcomputer 8 explained by drawing 1 is used is explained as a data entry unit here. Of course also in this example, a keyboard can be adopted as a data entry unit like a previous example.

[0031] In drawing 9, 16 is the key arranged at the intersection section of the key matrix 9, and consists of a key contact 17 and diode 18. In addition, in order to simplify explanation, it has made the SCAN line and SENSE line of the key matrix 9 into two at a time. The mouse microcomputer with which in 19 a pull-up resistor and 21 used the mouse and, as for 22, negative logic OR, and 20a and 20b used MPU, the sensor by which 23 detects the migration direction and movement magnitude of a mouse, and 24 are switches. In this example, the key matrix 9 is formed in a personal computer 1, and when the keyboard controller 4 detects the key contact 17 which checks the key contact 17 and is turned on by making SCAN0 into "L" level, making SCAN1 into high impedance, and checking the condition of a SENSE line, it has transmitted corresponding data to Maine CPU 3 through the interface signal a. Moreover, the mouse microcomputer 22 is outputted to the keyboard controller 4 to the same output timing as the keyboard microcomputer 8 of drawing 1 by using as X data and Y data the data about the movement magnitude which detected the data about the migration direction detected by the switch 24 and the sensor 23 by flag data and the sensor 23. In addition, Data d are inputted into the interrupt 1 of the keyboard controller 4 for the key detecting signal g which is the output of negative logic OR 19 through buffer 10d at the interrupt 2.

[0032] The data output from the mouse microcomputer 22 shows timing of operation in case the keyboard controller 4 returns to normal operation mode from low-power mode to drawing 10.

[0033] When it is detected that the keyboard controller 4 does not have the key input from the predetermined time key matrix 9 and the data output from the mouse microcomputer 22, Or in case it becomes low-power mode with the instruction of Maine CPU 3 through the interface signal a etc., while the keyboard controller 4 makes SCAN0 and SCAN1 "L" level The output-control signal b is made into "H" level, Clock c is made into "H" level through buffer 10a, and data output is permitted to the mouse microcomputer 22.

[0034] After this, since Clock c and Data d are "H" level, it judges that data output is permitted, and when the mouse microcomputer 22 detects migration or the switch input of a mouse 21 with a sensor 23 or a switch 24, as shown in drawing 3, the output of data is started with the clock in a cycle of about 70 microseconds (t10). In addition, since a data length is 11 bits, the output of data takes it for about 700 microseconds.

[0035] The keyboard controller 4 requires an interrupt by falling of Data d, it returns to normal operation mode from low-power mode, the output-control signal b is made into "L" level, Clock c is made into "L" level through buffer 10a, and data output is forbidden to the mouse microcomputer 22 (t11). As drawing 2 explained, after the keyboard controller 4 requires an interrupt, data output is required for about 500 microseconds by prohibition to the mouse microcomputer 22, but since 1 byte of data output takes the mouse microcomputer 22 for about 700 microseconds, it detects that data output was forbidden during the output of this data, and the output of this data is stopped.

[0036] The keyboard controller 4 makes Clock c "H" level through buffer 10a, and permits data output the output prohibition time amount of the data required in order that the mouse microcomputer 22 may stop the output of data certainly, for example, by 100 microseconds' passing and making the output-control signal b into "H" level the back, to the mouse microcomputer 22 (t12). Thereby, it detects that Clock c and Data d were set to "H" level, and the mouse microcomputer 22 judges it that data output was permitted, and performs the re-output of the data which stopped the output previously.

[0037] The key input from the key matrix 9 shows timing of operation in case the keyboard controller 4 returns to normal operation mode from low-power mode to drawing 11. When it is detected that the keyboard controller 4 does not have the key input from the predetermined time key matrix 9 and the data output from the mouse microcomputer 22, Or in case it becomes low-power mode, while the keyboard controller 4 makes SCAN0 and SCAN1 "L" level with the instruction of Maine CPU 3 through the interface signal a etc. The output-control signal b is made into "H" level, Clock c is made into "H" level through buffer 10a, and data output is permitted to the mouse

microcomputer 22.

[0038] After this, if a key input is performed from the key matrix 9, the corresponding key contact 17 turns on, a corresponding SENSE line will be set to "L" level; the key detecting signal g will fall through negative logic OR 19, and an interrupt will start the keyboard controller 4 (t20). Thereby, the keyboard controller 4 returns to normal operation mode from low-power mode, makes the output-control signal b "L" level, makes Clock c "L" level through buffer 10a, and data carry out output prohibition to the mouse microcomputer 22 (t21). The keyboard controller 4 makes Clock c "H" level through buffer 10a, and permits data output the data output prohibition time amount required in order that the mouse microcomputer 22 may stop the output of data certainly, for example, by 100 microseconds' passing and making the output-control signal b into "H" level the back, to the mouse microcomputer 22 (t22).

[0039] When the mouse microcomputer 22 detects migration of a mouse 21 by the input or sensor 23 from a switch 24 before the keyboard controller 4 returned to normal operation mode, Clock c and Data d serve as "H" level, and the mouse microcomputer 22 waits for and outputs that data output is permitted.

[0040] Picking ***** of the data at the time of the keyboard controller 4 returning to normal operation mode from low-power mode can be prevented with the data re-output of the mouse microcomputer 22, without according to this example, only connecting Data d to the interrupt input terminal of the keyboard controller 4 through buffer 10d, that is, carrying out a cost rise. Therefore, with the instruction from Maine CPU 3 through the interface signal a etc., when it is detected that there are not a key input from the predetermined time key matrix 9 and data output from the mouse microcomputer 22, while the key input from a key matrix and the mouse microcomputer 22 do not output data, a personal computer 1 can be low-power-ized by making the keyboard controller 4 into low-power mode.

[0041] In addition, after it makes Maine CPU 3 into low-power mode with the keyboard controller 4 and the keyboard controller 4 returns to normal operation mode from low-power mode, a personal computer 1 can also be further low-power-ized by returning Maine CPU 3 to normal operation mode from low-power mode through the interface signal a.

[0042] Moreover, although this example explained the case where a re-output was performed by the 11-bit data unit shown in drawing 2, also when performing a re-output by two or more data units, it is clear that it is easily applicable.

[0043]

[Effect of the Invention] According to this invention, in the data processor using the input controller which has low-power mode, picking ***** of the data at the time of returning to normal operation mode from low-power mode can be prevented effectively.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The block diagram of the 1st example of this invention.

[Drawing 2] The block diagram of the conventional example.

[Drawing 3] The explanatory view of the output timing of the data outputted from a data entry unit.

[Drawing 4] The explanatory view of the data re-output timing of a data entry unit.

[Drawing 5] The explanatory view of the example of timing of operation of the 1st example.

[Drawing 6] The explanatory view of the modification of the 1st example.

[Drawing 7] The block diagram of the 2nd example of this invention.

[Drawing 8] The block diagram of the 3rd example of this invention.

[Drawing 9] The block diagram of the 4th example of this invention.

[Drawing 10] The explanatory view of the example of timing of operation of the 4th example.

[Drawing 11] The explanatory view of other examples of timing of operation of the 4th example.

[Description of Notations]

1 -- personal computer, 2 -- keyboard, and 3 -- Main CPU and 4 -- a keyboard controller, 5 -- oscillator circuit, 6 -- D flip-flop, and 7 -- a buffer, 8 -- keyboard microcomputer, 9 -- key matrix, and 21 -- a mouse, 22 -- mouse microcomputer, 23 -- sensor, and 24 -- a switch, b-- output-control signal, c-- clock, and d-- data, e-- output inhibiting signal, and f-- actuation control signal.

[Translation done.]

*** NOTICES ***

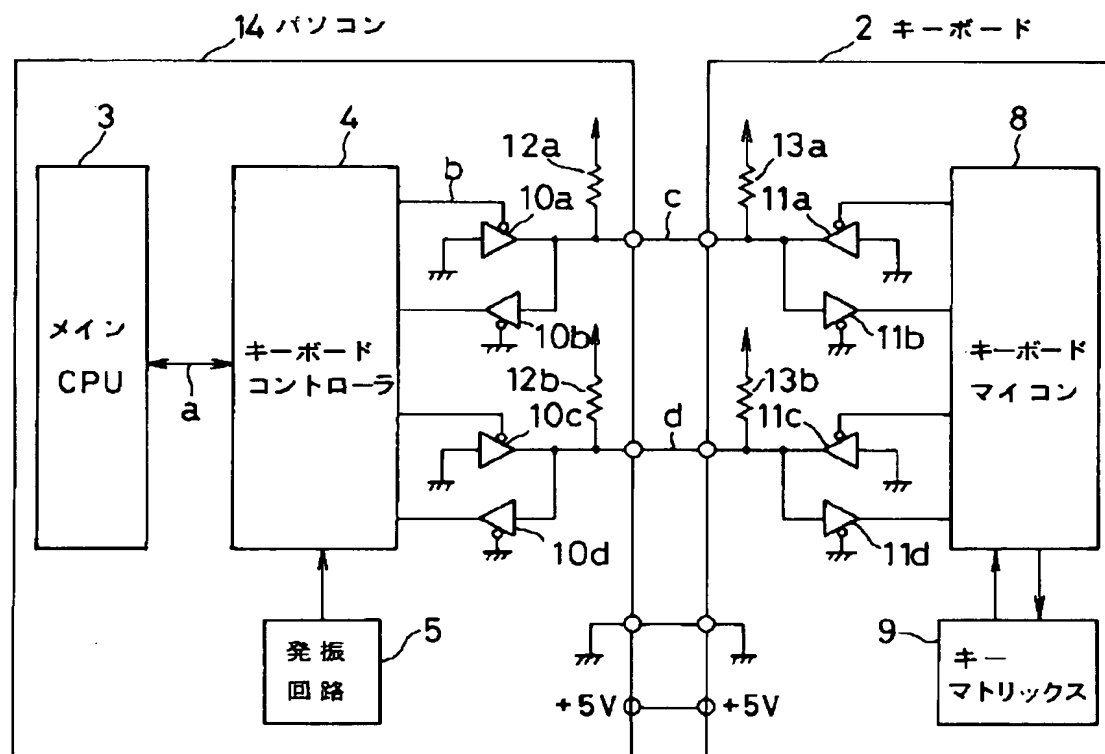
JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

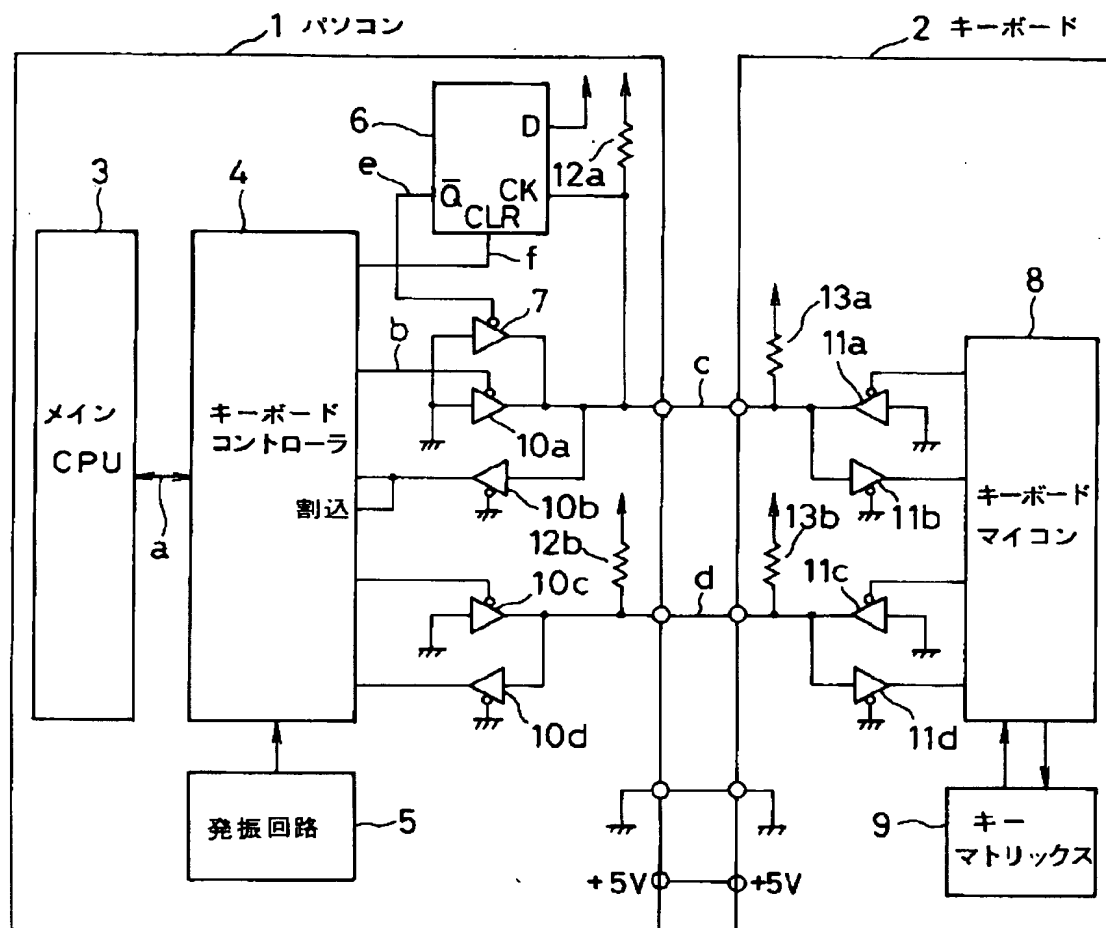
[Drawing 2]

従来例のブロック図（図２）



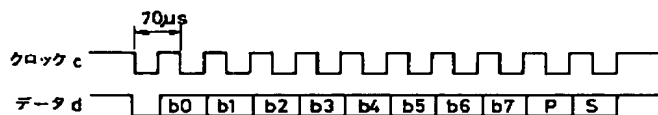
[Drawing 1]

第 1 の実施例のブロック図（図 1）



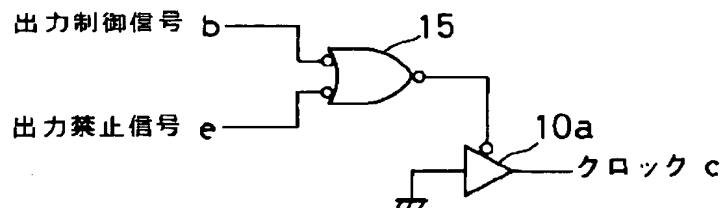
[Drawing 3]

データ出力タイミング（図3）



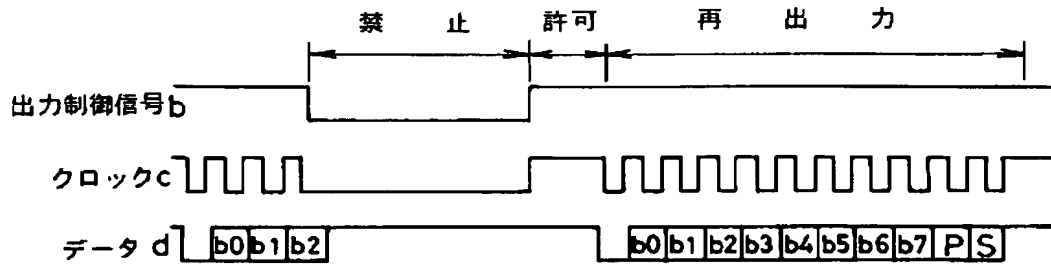
[Drawing 6]

負論理 OR を用いた例 (図 6)



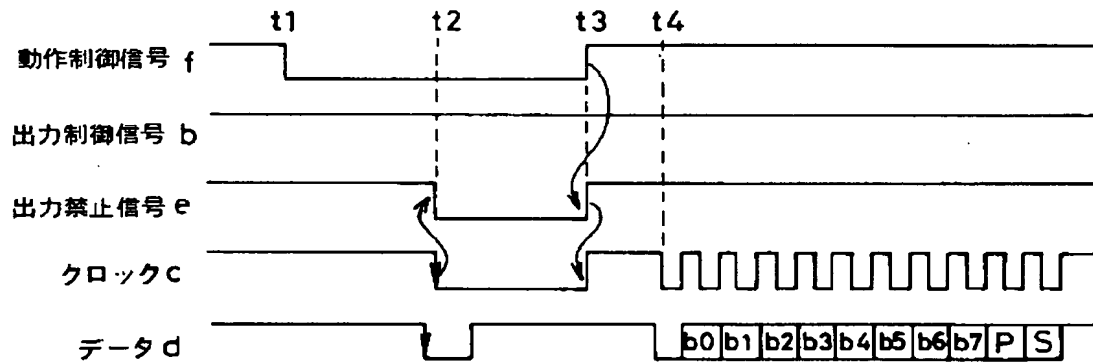
[Drawing 4]

データ再出力タイミング (図 4)



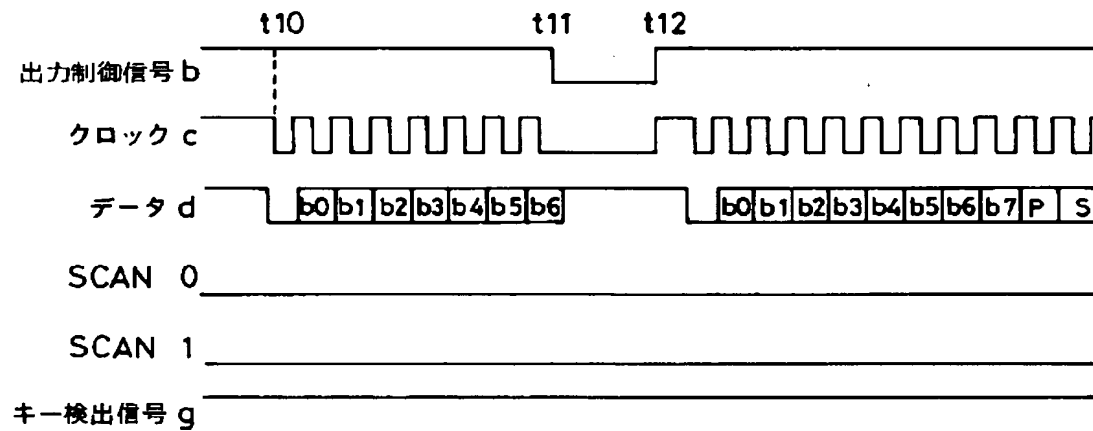
[Drawing 5]

第 1 の実施例の動作タイミング例 (図 5)



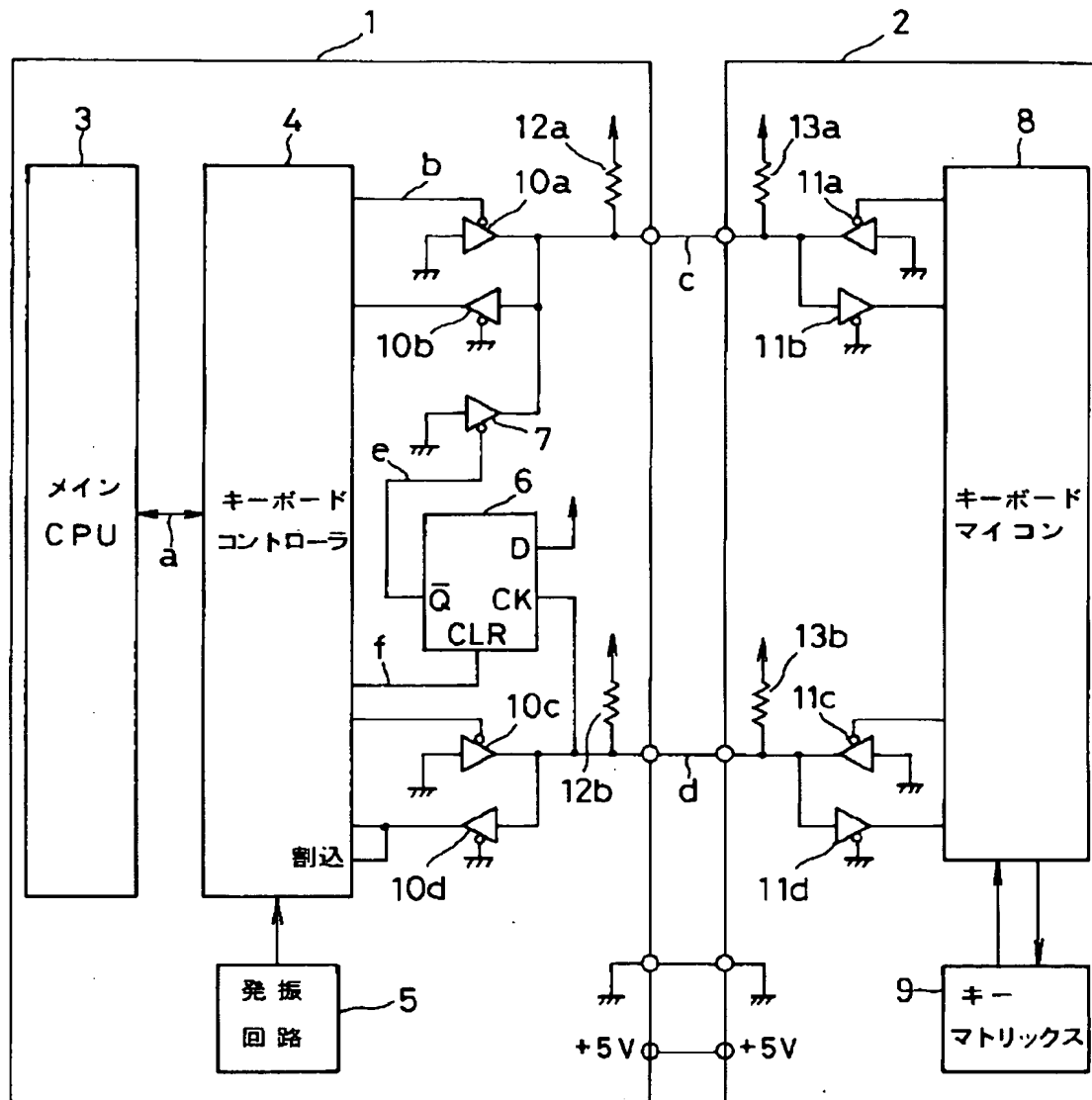
[Drawing 10]

第 4 の実施例の動作タイミング例 1 (図 10)



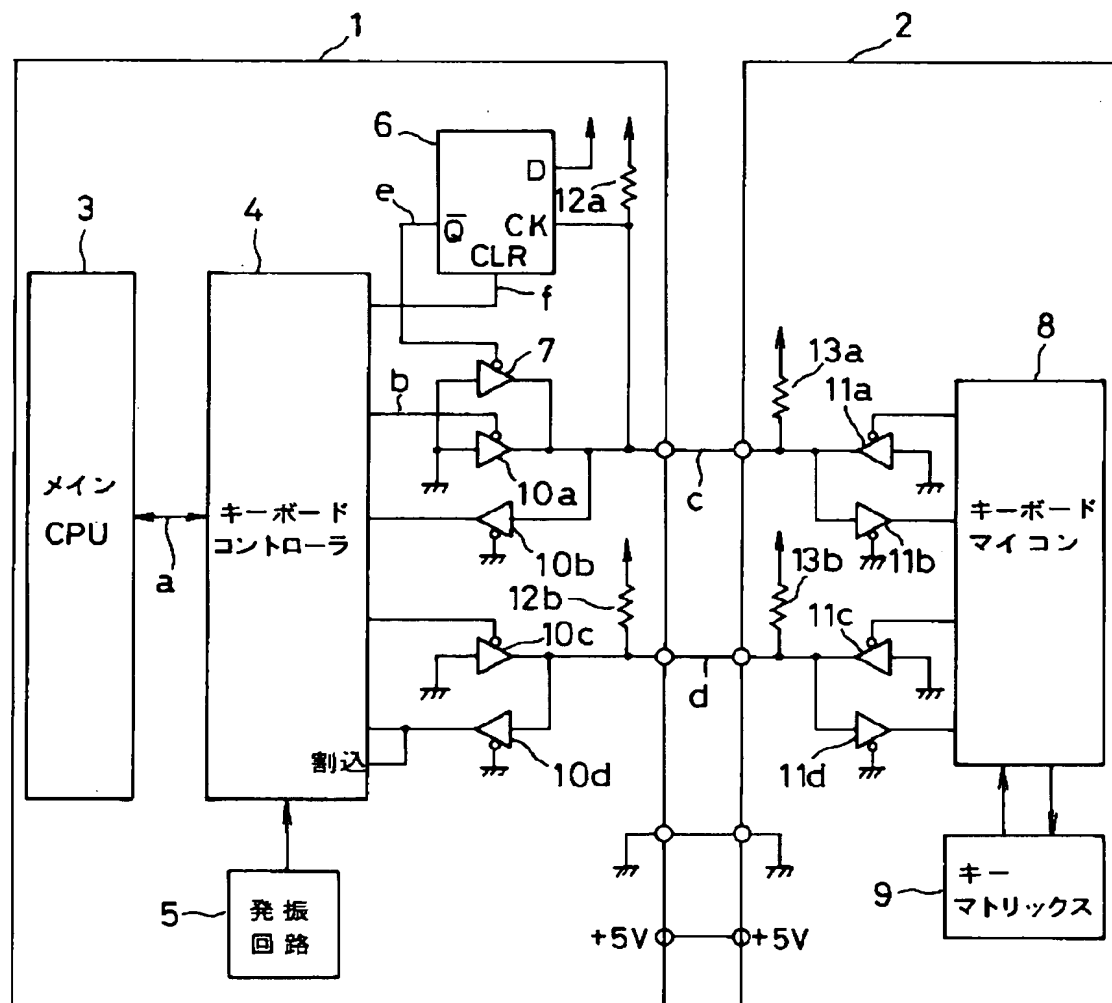
[Drawing 7]

第 2 の実施例のブロック図 (図 7)



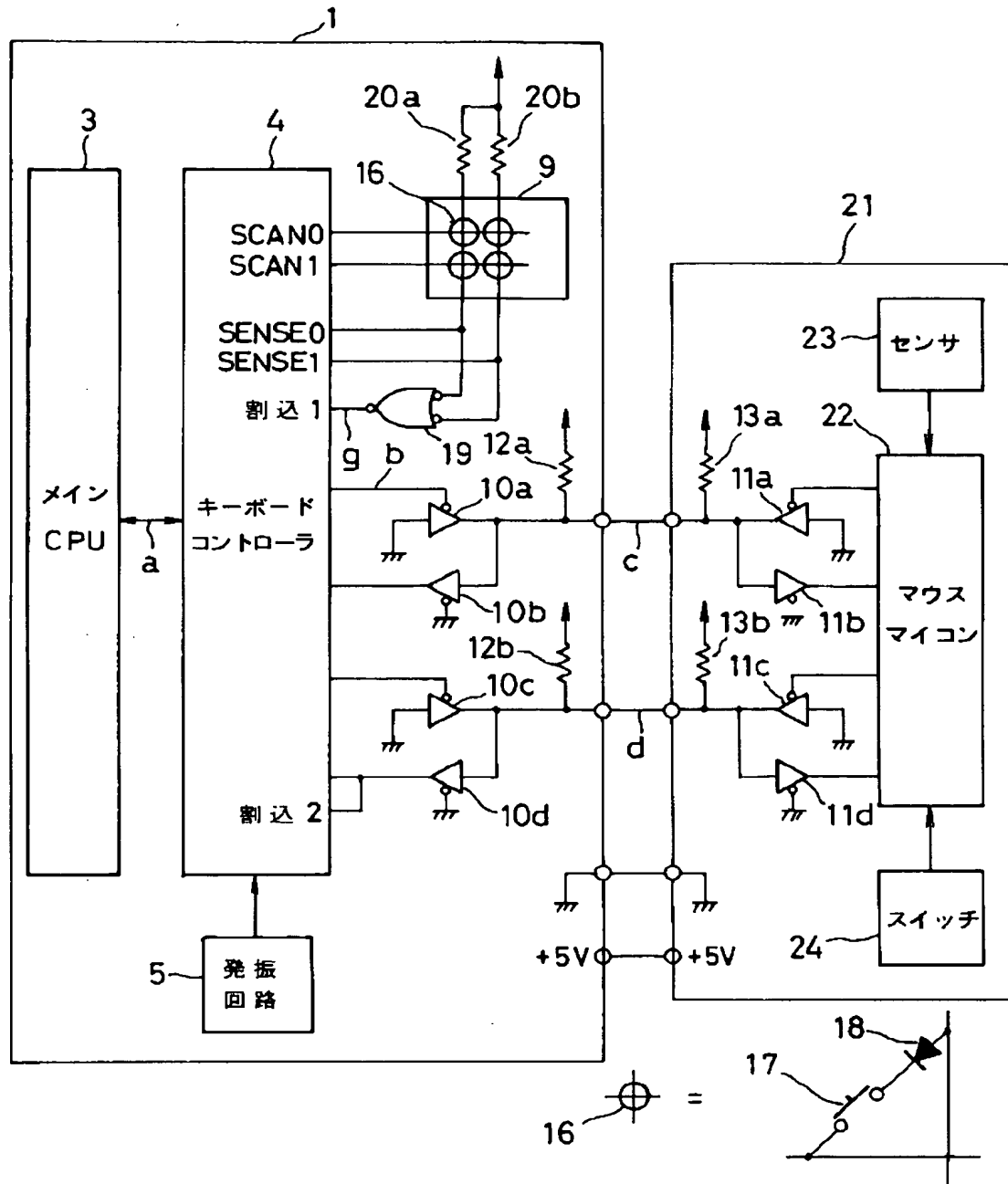
[Drawing 8]

第 3 の実施例のブロック図 (図 8)



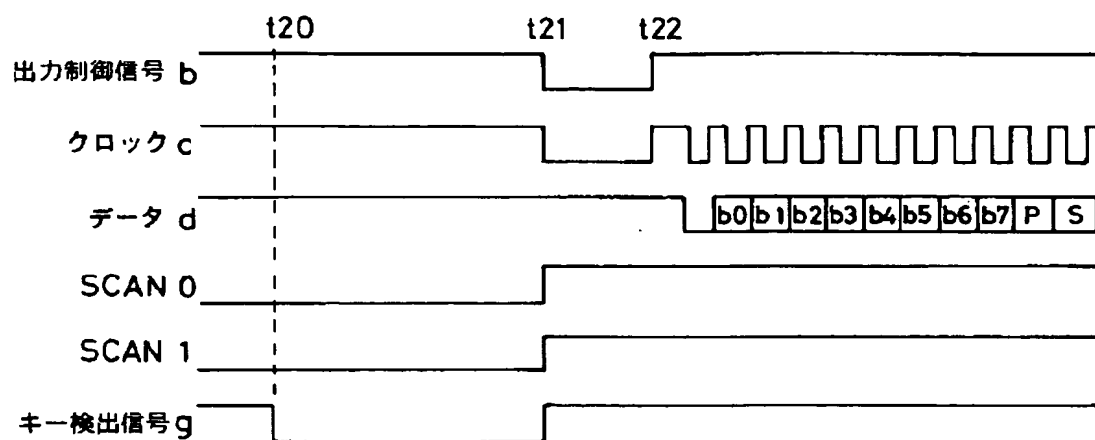
[Drawing 9]

第 4 の実施例のブロック図 (図 9)



[Drawing 11]

第 4 の実施例の動作タイミング例 2 (図 1 1)



[Translation done.]